

PAT-NO: JP408008456A  
DOCUMENT-IDENTIFIER: JP 08008456 A  
TITLE: SEMICONDUCTOR PHOTODETECTOR  
PUBN-DATE: January 12, 1996

INVENTOR-INFORMATION:  
NAME  
KUSAKABE, ATSUHIKO

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
NEC CORP N/A

APPL-NO: JP06163336  
APPL-DATE: June 23, 1994

INT-CL (IPC): H01L031/107

ABSTRACT:

PURPOSE: To contrive a reduction in the level of a tailing in a semiconductor photodetector by a method wherein a first light absorbing layer of first- conductivity-type, a transparent multiplying layer of first-conductivity-type and a window layer of second conductivity type are formed in that order on the first main surface of a transparent semiconductor substrate of first- conductivity-type and a photodiode comprising a second light absorbing layer is formed on the second main surface of the substrate.

CONSTITUTION: Incident light passes through a P<SP>+</SP> light-receiving

region 111, a multiplying layer 105 and an intermediate layer 104 and thereafter, enters a light absorbing layer 103 and 95% of the light is absorbed here. At this time, generated carriers are multiplied and thereafter, are led out as an output current, while at this time, the light not absorbed is transmitted an N-type InP buffer layer 107 from an N-type InP buffer layer 102 via an N<SP>+</SP> InP substrate 101 and thereafter, roughly 100% of the light is absorbed in a depleted transmitted light absorbing layer 108. As the light not absorbed in the N-type InGaAs light absorbing layer 103 is absorbed in the layer 108 and carries, which are a slow component, are not generated, a reduction in the level of a tailing in a semiconductor light-receiving element can be contrived.

COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-8456

(43) 公開日 平成8年(1996)1月12日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 31/107

H 0 1 L 31/ 10

B

審査請求 有 請求項の数 5 F D (全 7 頁)

(21) 出願番号 特願平6-163336

(22) 出願日 平成6年(1994)6月23日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 日下部 敦彦

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 尾身 祐助

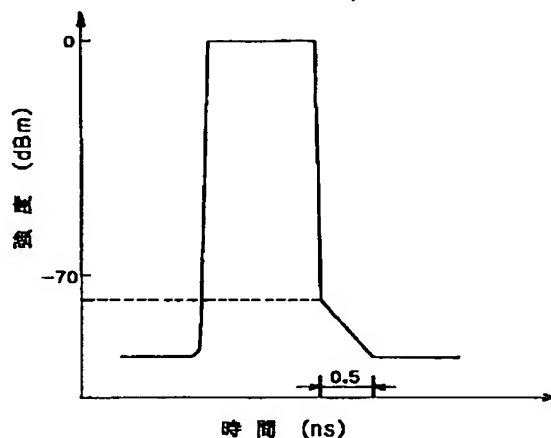
(54) 【発明の名称】 半導体受光素子

(57) 【要約】

【目的】 APDのパルス光入射時の立ち下がり応答特性を改善する。

【構成】  $n^+$ -InP基板101の第1主面上に、メサ状に $n^-$ -InGaAs光吸収層103、 $n^+$ -InP増倍層105、 $p^+$ 型受光領域111を設け、基板101の第2主面上に、 $n^-$ -InGaAs透過光吸収層108、 $p^+$ -InP裏面窓層109を設ける。受光領域111、基板101、裏面窓層109のそれぞれに、コンタクト電極を介してp側電極116、n側電極117、透過キャリア吸収電極118を設ける。

【効果】 光吸収層103を透過した光は透過光吸収層108において吸収されるので、裏面で反射された光によって空乏層外でキャリアが生成されることがなくなり、立ち下がり特性が改善される。



1

## 【特許請求の範囲】

【請求項1】 入射光に対し透明な第1導電型の半導体基板と、前記半導体基板の第1主面上に形成された第1導電型の第1光吸収層と、前記第1光吸収層上に形成された、入射光に対し透明な第1導電型の増倍層と、前記増倍層上に形成された、入射光に対し透明な第2導電型の窓層と、前記半導体基板の第2主面上に形成された、少なくとも一つの第2光吸収層を含むフォトダイオードと、前記半導体基板、前記窓層および前記フォトダイオードの前記半導体基板と反対側の面に形成された半導体層のそれぞれに電気的に接続された電極と、を備えたことを特徴とする半導体受光素子。

【請求項2】 前記増倍層と前記第1光吸収層との間に、両者間での禁制帯の不連続性を緩和する中間層が挿入されていることを特徴とする請求項1記載の半導体受光素子。

【請求項3】 前記第2光吸収層の厚さは、該第2光吸収層への入射光の90%以上を吸収することができる厚さになされていることを特徴とする請求項1記載の半導体受光素子。

【請求項4】 前記第1光吸収層、前記増倍層および前記窓層は、前記半導体基板上にメサ状に形成されており、前記半導体基板のこのメサ状の半導体層を囲む部分の上には該半導体基板と抵抗接触する電極が形成されていることを特徴とする請求項1記載の半導体受光素子。

【請求項5】 前記半導体基板、前記増倍層および前記窓層がInPによって構成され、前記第1および第2光吸収層がInGaAsにより構成されていることを特徴とする請求項1記載の半導体受光素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は光計測や光通信に用いられる半導体受光素子に関し、特に立ち下がり応答特性を改善した半導体受光素子に関するものである。

## 【0002】

【従来の技術】半導体受光素子、特にアバランシェフォトダイオード（以下、APDと記す）は、素子自体が増幅機能を有しているため、高感度な受光素子として広く光計測や光通信に用いられている。特に、大容量長距離光通信に採用されている波長1.3μmあるいは1.55μm帯に対するAPDは、GeやInGaAs/In

【0003】図5は、Geを材料とした従来のAPDの断面図である。この受光素子を作製するには、n-Ge基板401の一主面にボロンのイオン注入によりp<sup>+</sup>型受光領域411を形成し、Znの熱拡散によって受光領域411の外周部分を囲むガードリング410を形成した後、表面にCVD法によりシリコン酸化膜等からなる絶縁膜412を形成する。その後、表面側にp側電極416、裏面側にn側電極417を形成する。

2

【0004】図6は、InGaAsを光吸収層とする従来のAPDの断面図である。このAPDを作製するには、n<sup>+</sup>-InP基板501上に、キャリア濃度が1E15~2E16cm<sup>-3</sup>で層厚が1~3μmのn-InP緩衝層502、キャリア濃度が1E14~1E16cm<sup>-3</sup>で層厚が1~5μmのn-InGaAs光吸収層503、キャリア濃度が1E15~1E16cm<sup>-3</sup>で層厚が0.3~1μmのn-InGaAsP中間層504、キャリア濃度が2E16~4E16cm<sup>-3</sup>で層厚が0.8~4μmのn<sup>+</sup>-InP増倍層505、キャリア濃度が1E15~8E15cm<sup>-3</sup>で層厚が1~2μmのn-InP窓層506を、順次気相成長法によりエピタキシャル成長させてエピタキシャルウェハを得、そのエピタキシャルウェハにZnの封止拡散によりキャリア濃度が1E17~1E20cm<sup>-3</sup>のp<sup>+</sup>型受光領域511を選択的に形成し、さらにBeのイオン注入により受光領域511の外周部分を囲むようにガートリング510を形成する。そして、基板表面にp<sup>+</sup>型受光領域511に接触するp側電極516を、基板裏面にn<sup>+</sup>-InP基板501に接触するn側電極517を形成する。

【0005】動作時にはこのAPDに逆バイアスをかけて、光吸収層であるInGaAs光吸収層503内に空乏層を広げる。この状態でInGaAs層のバンドギャップエネルギーに相当する1.67μm以下の波長の光、例えば1.3μmの光が入射すると、空乏化された光吸収層503内において光電効果によるキャリアが生成される。生成されたキャリアは、空乏層内の20~100kV/cmの内部電界によって飽和速度にまで加速され増倍された後、出力電流として外部回路へ取り出される。

【0006】上記InGaAs-APDでは、立ち上がり時間を高速化するために、InGaAs光吸収層503とInP増倍層505との間にInGaAsP中間層504を挿入することにより、価電子帯の不連続を緩和し、正孔蓄積による応答劣化を改善している。

【0007】この種APDの用途の一つにOTDR (Optical Time Domain Reflectometer)がある。OTDRとは、敷設されている光ファイバのレイリー散乱による戻り光を検出してその破断点を探索する装置である。即ち、OTDR装置では、パルスを光ファイバ内に入射し、この入射パルス光がファイバ内を伝搬するときに生じるレイリー散乱光のうち入射側に戻る後方散乱光をモニターし、この散乱光がなくなった場合、このなくなるまでの時間を距離に換算することによりファイバ内での破断点の位置を検出する。

【0008】ここで、OTDR装置を用いてファイバの破断点を調べるときに実際上問題となることは、OTDR装置と被測定ファイバとの間には必ず接続点（コネクタ）が必要であり、この接続点において測定用パルス光によるフレネル反射が生じることである。OTDR装置

3

から測定用のパルス（パルス幅は例えば100ns）を出射したとき、最初にこの接続端面からのフレネル反射光がOTDR装置内にあるAPDに入射し、続いて測定に用いるレイリー散乱光が入射される。このとき、APDに入射されるレイリー散乱光のレベルに比較してフレネル反射光のレベルが極めて大きいため、フレネル反射光の持続時間およびAPD自体のパルス応答時間（立ち下がり時間）の間はレイリー散乱の観測が不可能となる。したがって、このパルス応答時間に相当する距離が測定不能距離（口元デッドゾーン）となる。この口元デッドゾーンの小さくすることがこれからのOTDRの課題の一つであるが、デッドゾーンをなるべく小さくするためにはAPDの立ち下がり時間の高速化が必要となる。

【0009】図7は、上述の各APDの応答性を示すグラフである。ここで問題としている立ち下がり特性についてみるに、Ge-APDの場合、図7において実線で示されるように、立ち下がり時間は比較的短いものの裾引き波形は高いレベルから発生している。逆に、InGaAs-APDについては、図7において破線で示されるように、裾引きは低いレベルから発生するが、信号がなくなるまでの時間が長い。このように両者の間に差異が生じるのは次の理由による。

【0010】InGaAs-APDでは、光の吸収はInGaAs光吸収層505内のみで行われ、かつこの吸収層幅が3~4μmと薄いためキャリアの走行時間が短い。しかし前記光吸収層505内で吸収されなかった光がInP基板1内を透過し裏面の電極によって反射され再び光吸収層505内に戻る。このとき裏面からの反射光は散乱状態に近いので、空乏層以外のところでも吸収され、その結果生成された空乏層外のキャリアは拡散電流成分（遅い応答成分）となりこれが低レベルでの裾引きの原因となる。

【0011】一方、Ge-APDの場合、基板自体が光を吸収することができるため、光は基板に完全に吸収され受光素子の裏面から反射してくる光は生じない。しかし、空乏層外でも光吸収が行われそして空乏層幅が10μmと厚いため、キャリアが空乏層内を走行するのに時間がかかり、これが高いレベルからの裾引きの原因となる。

【0012】

【発明が解決しようとする課題】上述した従来のAPDでは、裾引きレベルが高くなりあるいは低くともその持続時間が長くなるため、立ち下がり応答特性が悪い。そのため、例えばOTDRの用途に用いた場合には口元デッドゾーンが長くなるという問題点があった。したがって、本発明の解決すべき課題は、裾引きのレベルを低減しつつその持続時間を短縮して、APDの立ち下がり応答性を高速化することである。

【0013】

4

【課題を解決するための手段】上記課題を解決するため、本発明によれば、入射光に対し透明な第1導電型の半導体基板（101、201、301）と、前記半導体基板の第1主面上に形成された第1導電型の第1光吸収層（103、203、303）と、前記第1光吸収層上に形成された、入射光に対し透明な第1導電型の増倍層（105、205、305）と、前記増倍層上に形成された、入射光に対し透明な第2導電型の窓層（111、211、311）と、前記半導体基板の第2主面上に形成された、少なくとも一つの第2光吸収層（108、208、308）を含むフォトダイオードと、前記半導体基板、前記窓層および前記フォトダイオードの前記半導体基板と反対側の面に形成された半導体層のそれぞれに電氣的に接続された電極（117、217、317；116、216、316；118、218、318）と、を備えたことを特徴とする半導体受光素子、が提供される。ここで、第2光吸収層は、好ましくはこの層に入射された光が90%以上吸収される層厚になされる。より一層好ましくは入射光の95%以上を吸収できる層厚になされる。

【0014】

【作用】上記のように構成された半導体受光素子では、入射光はまず第1光吸収層において吸収される。ここで生成されたキャリアは増倍層で増倍されたのちこの受光素子の出力電流として取り出される。第1光吸収層で吸収されなかった入射光は、半導体基板を透過したのち第2光吸収層で吸収されさらに第2光吸収層を透過した光は基板裏面で反射された後再び第2光吸収層へ入射され吸収される。そのため、第1光吸収層を透過した光はほぼ100%第2光吸収層で吸収されることになる。すなわち、第2光吸収層の光吸収率は90%以上に選定されているため、第1光吸収層を透過した光は、第2光吸収層において往復で99%以上が吸収されることになる。また、第2光吸収層の層厚が入射光を95%以上吸収できるように選定された場合には、往復で99.75%以上の透過光を吸収することができる。なお、第2光吸収層で生成されたキャリアは素子外へ取り出され廃棄される。すなわち、本発明によれば、第1光吸収層で生成されたキャリアは短い空乏層を走行するだけであるため、裾引きのレベルが低減化され、さらに第1光吸収層を透過した光により生成されたキャリアは本来の出力電流に影響を与えることがないため、裾引きの持続時間の短くなる。

【0015】

【実施例】次に、本発明の実施例について図面を参照して説明する。

〔第1の実施例〕図1は、本発明の第1の実施例の構造を示す断面図である。n<sup>+</sup>-InP基板101上に、第1エピタキシャル層として、気相成長法により次の半導体層を成長させる。すなわち、キャリア濃度1E15~

5

2E16cm<sup>-3</sup>が好ましく層厚1~3μmが好ましいn-InP緩衝層102を、1E15cm<sup>-3</sup>のキャリア濃度で2μmの層厚に、キャリア濃度1E15~5E15cm<sup>-3</sup>が好ましく層厚3~4μmが好ましいn-InGaAs光吸収層103を、3E15cm<sup>-3</sup>のキャリア濃度で4μmの層厚に、キャリア濃度3E15~1E16cm<sup>-3</sup>が好ましく層厚0.03~0.5μmが好ましいn-InGaAsP中間層104を、1E16cm<sup>-3</sup>のキャリア濃度で0.5μmの層厚に、キャリア濃度1E16~4E16cm<sup>-3</sup>が好ましく層厚0.5~3μmが好ましいn-InP増倍層105を、3E16cm<sup>-3</sup>のキャリア濃度で1.4μmの層厚に、キャリア濃度2E15~6E15cm<sup>-3</sup>が好ましく層厚1~2μmが好ましいn-InP窓層106を、5E15cm<sup>-3</sup>のキャリア濃度で1.4μmの層厚に、それぞれエピタキシャル成長させる。

【0016】続いて、前記n-InP基板101の第1エピタキシャル層を成長させた面と反対側に次のように第2エピタキシャル層を形成する。すなわち、気相成長法により、キャリア濃度1E15~2E16cm<sup>-3</sup>が好ましく層厚1~3μmが好ましいn-InP緩衝層107を、1E15cm<sup>-3</sup>のキャリア濃度で2μmの層厚に、キャリア濃度1E15~2E16cm<sup>-3</sup>が好ましく層厚2~5μmが好ましいn-InGaAs透過光吸収層108を、5E15cm<sup>-3</sup>のキャリア濃度で4μmの層厚に、キャリア濃度2E15~6E15cm<sup>-3</sup>が好ましく層厚1~2μmが好ましいn-InP裏面窓層（後に、p-InP裏面窓層109に変換される）を、5E15cm<sup>-3</sup>のキャリア濃度で1.4μmの層厚にそれぞれエピタキシャル成長させる。

【0017】このように2回のエピタキシャル成長を行ったエピタキシャルウェハの第1エピタキシャル層の表面にシリコン酸化膜（図示なし）をCVD法により成長させパターニングした後、これをマスクに例えばBeをイオン注入法により導入してガードリング110を形成する。次に、ガードリング110に重なるように拡散マスクの窓開けを行い、例えばZnの封止拡散によりキャリア濃度1E17~1E20cm<sup>-3</sup>のp<sup>+</sup>型受光領域111を選択的に形成する。このとき、第2エピタキシャル層側には同等のキャリア濃度のp-InP裏面窓層109が形成される。

【0018】その後、マスクとして使用したシリコン酸化膜を除去し表面側に通常の方法で絶縁膜112を成長させる。続いて、前記p<sup>+</sup>型受光領域111上の絶縁膜112の一部に穴開けを行いp側コンタクト電極113を形成し、またp-InP裏面窓層109の表面にもp側コンタクト電極114を形成する。次に、第1エピタキシャル層側の前記ガードリング110およびp<sup>+</sup>型受光領域111外のn-InP窓層上の絶縁膜112に穴開けを行い、n側コンタクト電極115を形成する。最後に、第1エピタキシャル層側のp側コンタクト

6

電極113上にp側電極116を、n側コンタクト電極115上にn側電極117をそれぞれ形成し、第2エピタキシャル層側のpコンタクト電極114上に透過キャリア吸収電極118を形成する。

【0019】このようにして製作されたInGaAs-APDのp側電極116とn側電極117間に、中間層104と光吸収層103の境界面において電界強度が50~200kV/cmとなるように逆バイアスを印加すると、n-InGaAs光吸収層103内が空乏化される。また、透過キャリア吸収電極118とn側電極117間に3~6Vの逆電圧を印加することでn-InGaAs透過光吸収層108内が空乏化される。

【0020】このような状態のAPDに第1エピタキシャル層側からパルス光を入射すると光は、p<sup>+</sup>型受光領域111、増倍層105、中間層104を透過した後、光吸収層3に入射されここで約95%吸収される。このとき生成されたキャリアは、増倍された後このAPDの出力電流として取り出される。一方、このとき吸収されなかった光は、n-InP緩衝層102からn-InP基板101を経てn-InP緩衝層107を透過した後、空乏化された透過光吸収層108にてほぼ100%吸収されることとなる。ここで吸収された光によって生成されたキャリアは、透過キャリア吸収電極118とn側電極117間に印加された電界により透過キャリア吸収電極118側に流れ、外部回路へ吐き出されることになる。

【0021】図2は、本実施例のAPDにパルス光を入射した際の応答特性の測定結果を示すグラフである。本発明によるAPDでは、n-InGaAs光吸収層103にて吸収されなかった光が裏面で反射されこれにより遅い成分のキャリアが生成されることがなくなるため、図2に示されるように、裾引きレベルを-70dBm以下とすることができるとともに裾引き時間を0.5ns以下とすることができる。

【0022】〔第2の実施例〕図3は、本発明の第2の実施例のAPDの断面図である。この第2の実施例のAPDは以下のように作製される。n-InP基板201上に、気相成長法により、n-InP緩衝層202、n-InGaAs光吸収層203、n-InGaAsP中間層204、n-InP増倍層205およびn-InP窓層206を、それぞれ第1の実施例の場合と同様のキャリア濃度と層厚にエピタキシャル成長させ、第1エピタキシャル層を形成する。

【0023】続いて、前記n-InP基板201の第1エピタキシャル層を成長させた面と反対側に、第1の実施例の場合と同様に、n-InP緩衝層207、n-InGaAs透過光吸収層208およびn-InP裏面窓層（図示なし）をそれぞれエピタキシャル成長させて第2エピタキシャル層を形成する。

【0024】このように2回のエピタキシャル成長を行

7

ったエビタキシャルウェハの第1エビタキシャル層の表面にシリコン酸化膜(図示なし)をCVD法により成長させパターニングした後、これをマスクに例えばBeをイオン注入法により導入してガードリング210を形成する。次に、ガードリング210に重なるように拡散マスクの窓開けを行い、例えばZnの封止拡散により $p^+$ 型受光領域211を選択的に形成する。この時、第2エビタキシャル層側には同等のキャリア濃度の $p^+$ -InP裏面窓層209が形成される。

【0025】その後、ガードリング210および $p^+$ 型受光領域211上にフォトリソグラフィ法によりフォトレジストマスクを形成し、フォトレジストにて保護されない部分の第1エビタキシャル層を $n^+$ -InP基板201の表面が露出するまでエッチング除去する。次に、第1エビタキシャル層側の表面に通常のCVD法により絶縁膜212を成長させる。

【0026】次に、 $p^+$ 型受光領域211上の絶縁膜212の一部に穴開けを行いp側コンタクト電極213を形成し、また、 $p^+$ -InP裏面窓層209上にp側コンタクト電極214を形成する。続いて、 $n^+$ -InP基板201表面の絶縁膜212に穴開けを行いn側コンタクト電極215を形成する。最後に、第1エビタキシャル層側のp側コンタクト電極213上にp側電極216を、n側コンタクト電極215上にn側電極217をそれぞれ形成し、第2エビタキシャル層側のpコンタクト電極214上に透過キャリア吸収電極218を形成する。この実施例によれば、第1の実施例に比較して、 $n^+$ -InP基板に対し低抵抗で接触するn側コンタクト電極を実現できると共にAPDの高耐圧化を実現することができる。本実施例のAPDに対してバイアス電圧を印加し、パルス光を入射させて応答特性を測定したところ、ほぼ図2と同様の結果が得られた。

【0027】[第3の実施例] 図4は、本発明の第3の実施例のAPDの断面図である。この第3の実施例のAPDは以下のように作製される。 $n^+$ -InP基板301上に、第1の実施例の場合と同様に、第1エビタキシャル層として、 $n$ -InP緩衝層302、 $n^-$ -InGaAs光吸収層303、 $n^-$ -InGaAsP中間層304、 $n^+$ -InP増倍層305および $n^-$ -InP窓層306を成長させる。

【0028】続いて、前記 $n^+$ -InP基板301の第1エビタキシャル層を成長させた面と反対側に次のように第2エビタキシャル層を形成する。すなわち、気相成長法により、キャリア濃度 $1E15cm^{-3}$ で、層厚 $2\mu m$ の $n$ -InP緩衝層307を、続いて、キャリア濃度が $1E15\sim 2E16cm^{-3}$ 以下が好ましく層厚 $3\sim 6\mu m$ が好ましい $p^-$ -InGaAs透過光吸収層308を、 $5E15cm^{-3}$ のキャリア濃度で $5\mu m$ の層厚にそれぞれエビタキシャル成長させる。

【0029】このように2回のエビタキシャル成長を行

8

ったエビタキシャルウェハの第1エビタキシャル層の表面にシリコン酸化膜(図示なし)をCVD法により成長させパターニングした後、これをマスクに例えばBeをイオン注入法により導入してガードリング310を形成する。次に、ガードリング310に重なるように拡散マスクの窓開けを行い、例えばZnの封止拡散により $p^+$ 型受光領域311を選択的に形成する。この時、第2エビタキシャル層側においては、 $p$ -InGaAs透過光吸収層308の表面に $p^+$ -InGaAsコンタクト層309が形成される。

【0030】その後、APDの活性領域をメサ状に加工するエッチングを行い、続いて、第1エビタキシャル層側の表面に通常の方法により絶縁膜312を成長させる。次に、先の実施例の場合と同様にして、 $p^+$ 型受光領域311上にp側コンタクト電極313を、また、 $p^+$ -InGaAsコンタクト層309上にp側コンタクト電極314を、さらに、 $n^+$ -InP基板301表面上にn側コンタクト電極315を形成する。

【0031】最後に、第1エビタキシャル層側のp側コンタクト電極313上にp側電極316を、n側コンタクト電極315上にn側電極317をそれぞれ形成し、第2エビタキシャル層側のpコンタクト電極314上に透過キャリア吸収電極318を形成して、本実施例の作製を終了する。本実施例によれば、エビタキシャル成長工程を1工程削減することができることから工程の簡素化が可能になる。本実施例のAPDに対してバイアス電圧を印加し、パルス光を入射させて応答特性を測定したところ、ほぼ図2と同様の結果がえられた。

【0032】[実施例の変更] 以上好ましい実施例について説明したが、本発明はこれら実施例に限定されるものではなく、本願発明の要旨を逸脱しない範囲内において各種の変更が可能である。例えば、実施例では、気相成長法によりエビタキシャルウェハを得ていたが、この方法に代え、液相成長法、MOCVD法、MBE法、ALE法等を採用することができる。また、実施例では、InGaAs/InP系受光素子について説明したが、本発明は、これ以外の材料を用いた受光素子にも適用が可能である。

【0033】

【発明の効果】以上説明したように、本発明による半導体受光素子は、主光吸収層内で吸収されなかった光を、半導体基板の第2主面上に形成された透過光吸収層により吸収させ、さらにこの透過光吸収層において生成されたキャリアを主光検出電流とは区別して素子外に取り出して廃棄することができるようにしたものである。主光吸収層で吸収されなかった光による反射光が主光吸収層に再入射されたり、反射光によって空乏層外で生成されたキャリアが主光吸収層へ拡散していき遅い成分を与えたりすることがなくなる。よって、本発明によれば、立ち下がり応答における裾引きレベルを低く抑える

ことができると共にその持続時間を短縮することができる。そして、主光吸収層を流れる電流が、この主光吸収層を透過した光の影響を受けることがなくなるので、APD出力の雑音レベルを低減化することができる。したがって、本発明による受光素子をOTDRの用途に用いた場合には、口元デッドゾーンを短縮することができるとともに高精度・高感度な測定が可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の断面図。

【図2】本発明の第1の実施例の入力パルス光に対する応答特性波形図。

【図3】本発明の第2の実施例の断面図。

【図4】本発明の第3の実施例の断面図。

【図5】第1の従来例の断面図。

【図6】第2の従来例の断面図。

【図7】第1、第2の従来例の入力パルス光に対する応答波形図。

【符号の説明】

101、201、301、501  $n^+$ -InP基板  
401  $n$ -Ge基板  
102、202、302、502  $n$ -InP緩衝層  
103、203、303、503  $n^-$ -InGaAs

光吸収層

104、204、304、504  $n$ -InGaAsP  
中間層

105、205、305、505  $n^+$ -InP増倍層

106、206、306、506  $n^-$ -InP窓層

107、207、307  $n$ -InP緩衝層

108、208  $n^-$ -InGaAs透過光吸収層

308  $p^-$ -InGaAs透過光吸収層

109、209  $p^+$ -InP裏面窓層

309  $p^+$ -InGaAsコンタクト層

110、210、310、410、510 ガードリング

111、211、311、411、511  $p^+$ 型受光領域

112、212、312、412、512 絶縁膜

113、114、213、214、313、314  $p$ 側コンタクト電極

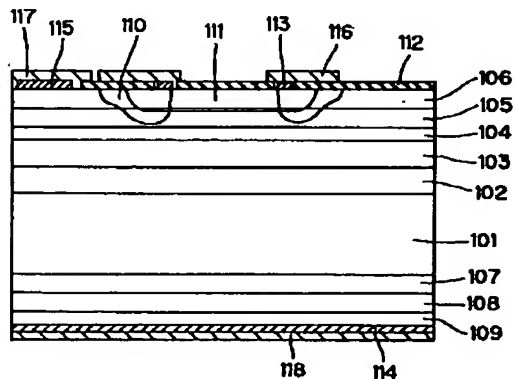
115、215、315  $n$ 側コンタクト電極

116、216、316、416、516  $p$ 側電極

20 117、217、317、417、517  $n$ 側電極

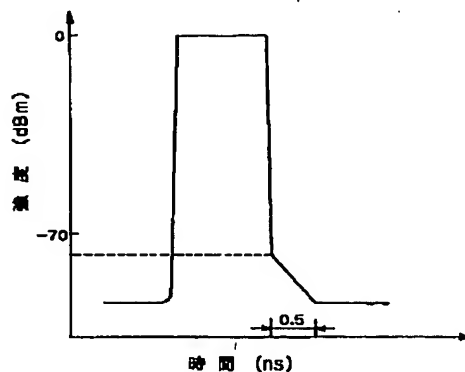
118、218、318 透過キャリア吸収電極

【図1】

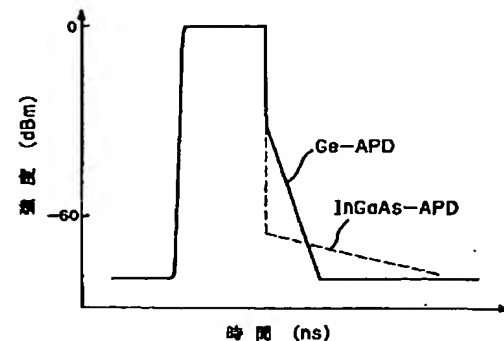


101- $n^+$ -InP基板  
102- $n$ -InP緩衝層  
103- $n^-$ -InGaAs光吸収層  
104- $n$ -InGaAsP中間層  
105- $n^+$ -InP増倍層  
106- $n^-$ -InP窓層  
107- $n$ -InP緩衝層  
108- $n^-$ -InGaAs透過光吸収層  
109- $p^+$ -InP裏面窓層  
110-ガードリング  
111- $p^+$ 型受光領域  
112-絶縁膜  
113, 114- $p$ 側コンタクト電極  
115- $n$ 側コンタクト電極  
116- $p$ 側電極  
117- $n$ 側電極  
118-透過キャリア吸収電極

【図2】

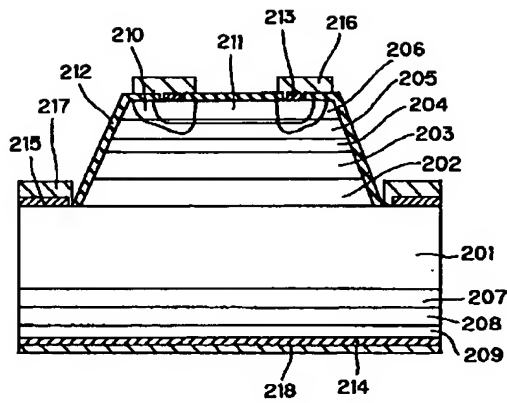


【図7】



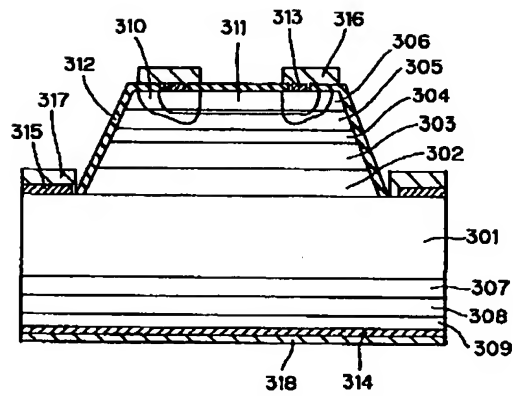


【図3】



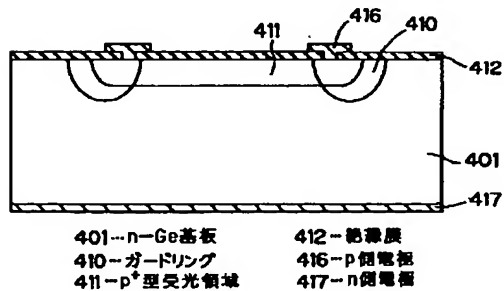
- |                              |                           |
|------------------------------|---------------------------|
| 201--n <sup>+</sup> -InP基板   | 210--ガードリング               |
| 202--n-InP緩衝層                | 211--p <sup>+</sup> 型受光領域 |
| 203--n-InGaAs光吸収層            | 212--絶縁膜                  |
| 204--n-InGaAsP中間層            | 213, 214--p側コンタクト電極       |
| 205--n <sup>+</sup> -InP増倍層  | 215--n側コンタクト電極            |
| 206--n-InP窓層                 | 216--p側電極                 |
| 207--n-InP緩衝層                | 217--n側電極                 |
| 208--n-InGaAs透過光吸収層          | 218--透過キャリア吸収電極           |
| 209--p <sup>+</sup> -InP裏面窓層 |                           |

【図4】



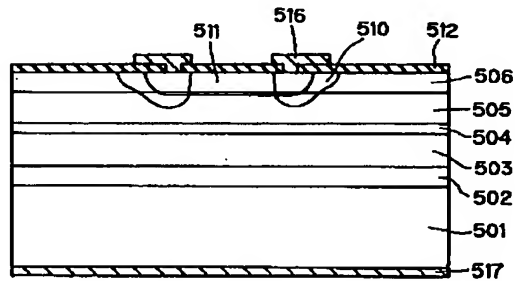
- |                                   |                           |
|-----------------------------------|---------------------------|
| 301--n <sup>+</sup> -InP基板        | 310--ガードリング               |
| 302--n-InP緩衝層                     | 311--p <sup>+</sup> 型受光領域 |
| 303--n-InGaAs光吸収層                 | 312--絶縁膜                  |
| 304--n-InGaAsP中間層                 | 313, 314--p側コンタクト電極       |
| 305--n <sup>+</sup> -InP増倍層       | 315--n側コンタクト電極            |
| 306--n-InP窓層                      | 316--p側電極                 |
| 307--n-InP緩衝層                     | 317--n側電極                 |
| 308--p-InGaAs透過光吸収層               | 318--透過キャリア吸収電極           |
| 309--p <sup>+</sup> -InGaAsコンタクト層 |                           |

【図5】



- |                           |           |
|---------------------------|-----------|
| 401--n-Ge基板               | 412--絶縁膜  |
| 410--ガードリング               | 416--p側電極 |
| 411--p <sup>+</sup> 型受光領域 | 417--n側電極 |

【図6】



- |                             |                           |
|-----------------------------|---------------------------|
| 501--n <sup>+</sup> -InP基板  | 510--ガードリング               |
| 502--n-InP緩衝層               | 511--p <sup>+</sup> 型受光領域 |
| 503--n-InGaAs光吸収層           | 512--絶縁膜                  |
| 504--n-InGaAsP中間層           | 516--p側電極                 |
| 505--n <sup>+</sup> -InP増倍層 | 517--n側電極                 |
| 506--n-InP窓層                |                           |